

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 61-182292  
 (43)Date of publication of application : 14.08.1986

(51)Int.CI. H01S 3/18  
 H01L 21/306

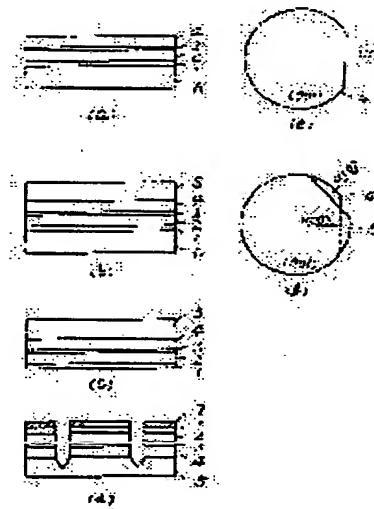
(21)Application number : 60-021876 (71)Applicant : TOSHIBA CORP  
 (22)Date of filing : 08.02.1985 (72)Inventor : FURUYAMA HIDETO

## (54) MANUFACTURE OF SEMICONDUCTOR LASER

## (57)Abstract:

**PURPOSE:** To obtain an excellent resonant surface while also isolating elements easily by forming the end surface of a resonator by using a crystal orientation, through which a vertical surface is easy to be acquired, and isolating the elements in conformity with the cleavage orientation of a substrate crystal when preparing a semiconductor laser.

**CONSTITUTION:** An InGaAsP ohmic contact layer 1, an InP clad layer 2, an InGaAsP active layer 3 and an InP clad layer 4 are laminated and grown on a first InP substrate 6. The face of a crystal is formed in (001) and the face of an orientation flat in (110) previously at that time. The surface of the layer 4 is flattened and treated, and washed and treated by employing super-pure water, a second InP substrate 5 is brought into contact onto the layer 4 while hanging a crystal orientation at 45° in a clean atmosphere, and the layer 4 and substrate 5 are bonded through heat treatment at 300° C or higher. Accordingly, the orientation of the substrate 5 is formed in (100), the substrate 6 is removed through selective etching by HCl, the upper section of the layer 1 is coated with a mask 7, grooves intruding to the substrate 5 are bored through anisotropic etching, and these layers and substances are cut off from the grooves.



## LEGAL STATUS

- [Date of request for examination]
- [Date of sending the examiner's decision of rejection]
- [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
- [Date of final disposal for application]
- [Patent number]
- [Date of registration]
- [Number of appeal against examiner's decision of rejection]
- [Date of requesting appeal against examiner's decision of rejection]
- [Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

## ⑪ 公開特許公報 (A)

昭61-182292

⑤Int.Cl.<sup>1</sup>H 01 S 3/18  
H 01 L 21/306

識別記号

庁内整理番号

7377-5F  
8223-5F

⑩公開 昭和61年(1986)8月14日

審査請求 未請求 発明の数 1 (全5頁)

⑪発明の名称 半導体レーザーの製造方法

⑪特 願 昭60-21876

⑪出 願 昭60(1985)2月8日

⑪発明者 古山 英人 川崎市幸区小向東芝町1 株式会社東芝総合研究所内

⑪出願人 株式会社東芝 川崎市幸区堀川町72番地

⑪代理人 弁理士 則近 売佑 外1名

## 明細書

## 1. 発明の名称

半導体レーザーの製造方法

## 2. 特許請求の範囲

第1の半導体基板上に発光層を含む半導体多層膜を形成する工程と、該半導体多層膜上にへき開性を有した第2の半導体基板を半導体多層膜に異方性ケミカルエッティングを第1の半導体基板側から施すことによって得られる垂直な結晶面に対してへき開方向がほぼ一致するよう接着せしめる工程と、第1の半導体基板を選択的に除去する工程と、第1の半導体基板を除去した面から異方性ケミカルエッティングを施すことによって半導体多層膜に垂直端面を形成する工程と、該垂直端面とほぼ平行なへき開を第2の半導体基板の垂直端面近傍に施す工程とを具備して成ることを特徴とする半導体レーザーの製造方法。

## 3. 発明の詳細な説明

## 〔発明の技術分野〕

本発明は半導体レーザーの製造方法に關し、特

に量産化、集積化等に適した製造方法に関する。

## 〔発明の技術的背景とその問題点〕

半導体レーザーは光通信用光源、光情報処理装置用光源として実用化が始まっている。その主なものはファブリペロー共振器型であり、小規模な量産も開始されている。しかしながらファブリペロー型共振器端面の形成にはへき開による方法が用いられるため量産性に乏しい問題があった。

このため従来エッティングにより共振器端面を形成する方法がいくつか試みられている。その方法としてはケミカルエッティングによるものと反応性イオンエッティングによるものがある。しかしケミカルエッティングの場合エッティングによって垂直面が得られ易い結晶方位とへき開の方位が一致しなかったり、へき開方位が一致していても安定して垂直な面を得ることが難しい問題があった。

第4図に例としてInP結晶の異方性ケミカルエッティングを行った例を示す。この場合(110)面及び(110)面がへき開の容易な面である。またエッティングにより容易に垂直な面が得られるのは(100)

面及び(010)面であり図に示す通りへき開方向とは約45°の角度差がある。通常(100)面(010)面にレーザー共振器が構成されることはない。それはレーザー素子分離の際(110)面、(110)面方向に亀裂が起つて分離が良好に行われることによる。このためレーザー共振器は(110)面、(110)面方向に形成することが多い。ところがこれらの方向では図に示す様にケミカルエッティングによって得られる垂直面は1つの方向だけに限られており、図に示した(110)面がそれである。しかも実際にはこの面は不安定な面であり垂直な状態を安定に得ることは難しい。

次に、反応性イオンエッティングによる方法では結晶方位によらず垂直に近い面を得ることができるがこの場合でも安定に垂直な面を得ることが難しい問題があった。第5図にそのエッティング例を示す。図に示したのは垂直から少しはずれた面でエッティングされた状態である。このような状態では端面での反射率が変化したり、レーザービームの変形が起きたりし易い。また第5図に示した状

(3)

い結晶方位を用い、素子の分離は基板結晶のへき開方位に合わせて行うことと特徴としている。その方法としては第1の半導体基板上に活性層を含む半導体多層膜を形成し、そのケミカルエッティングによって垂直面の得られ易い結晶方位を第2の半導体基板のへき開方位に合わせて半導体の接着を行い、第1の半導体基板は選択的に除去するものである。その後、半導体多層膜はケミカルエッティングによって垂直端面を形成し、第2の半導体基板をへき開方向に分離せしめるものである。

尚、第1及び第2の半導体基板を接着する場合、その接着面を鏡面研磨し、清浄な雰囲気下で行う必要がある。

#### 〔発明の効果〕

本発明によれば、良好なエッティング端面(共振器面)が容易に得られ、しかも素子の分離も容易に行えるという効果を有する。

#### 〔発明の実施例〕

以下図面を用いて説明を行っていく。

第1図は本発明方法による半導体レーザーであ

るとは逆に垂直面より内側に傾いた状態になることもある。これらの状態はエッティングガスの圧力、流量、温度等によって変化し、ほぼ垂直な状態を得ることも可能であるが、そのためにはエッティングガスの状態を精密に制御する必要があった。また垂直にエッティングされても良好な鏡面が得られるとは限らず、更に反応性イオンエッティングではプラズマ放電によるエッティングガスのイオン化を行っているため、プラズマによる半導体結晶への損傷がしばしば起ることがあった。

これらの理由により、エッティングによるレーザー共振器の形成は本質的に安定な垂直結晶面をケミカルなエッティングで形成するのが望ましい。

#### 〔発明の目的〕

本発明はこのような従来技術の問題を考慮して成されたもので、ケミカルエッティングによる良好な共振器端面が形成できしかも量産性の高い半導体レーザーの製造方法の提供を目的としている。

#### 〔発明の概要〕

本発明は共振器端面の形成は垂直面の得られ易

(4)

り、素子分離を行う直前の状態である。図中エッティングによる左右の面がレーザー共振器面となる。この状態での各結晶面は第2図に示すとくに構成される。つまり1~4の半導体多層膜のエッティング部分における面は垂直面の得られ易い(100)又は(010)であり、第2の半導体基板5のエッティング部分の面は(110)のへき開面方向に特有の逆三角形のエッティング面となる。このように構成されれば、この後5をローラー等のような曲面にあてがい、1の側から適度な圧力を加えることで容易に素子を分離することができる。

次に第1図のような構成をさせるための本発明実施例について説明する。

第3図は本発明の実施例の工程を示す図である。ここでは例としてInP系結晶を例に用いて説明を行う。まず(a)図は第1のInP基板6上にInGaAsPオーミックコンタクト層1、InPクラッド層2、InGaAsP活性層3、InPクラッド層4を結晶成長させた状態である。結晶の方位は図に示す通りである。次に(4)の表面を平滑化処理を行い、超

(5)

(6)

純水中で洗浄処理を行った後、同様な処理を行つた第2のInP基板6をほぼ45°結晶方位を変えて清浄な窒素気で接触させる。しかる後約300°C以上の熱処理を行つて4及び5の接着を行つ。この状態が(b)であり、図に示すごとく第1の基板6では(110)面方向だった方位は第2の基板5では(100)面方向となる。次に、1~5の各結晶を保護ワックスで覆い第1の基板6を塩酸(HCl)等の選択エッチング液で(c)図の如く除去する。この後オーミックコンタクト層1上に(100)面方向又は(010)面方向に構をもつたSiO<sub>2</sub>等によるエッチングマスク7を形成し、ブロム・メタノール等の異方性ケミカルエッチング液で第2の半導体基板5に達する溝状エッチングを(d)図の如く施す。

そしてエッチングマスク7を除去すると第1図に示すような状態となる。

ここで各結晶の導電型は1、2を第1導伝型(P又はN)、4、5を第2導伝型(N又はP)とし、3はどちらでも良い。また電極金属等の形成は(c)図の状態の直後、又は第1図の状態の直

後に行えばよい。

#### [発明の他の実施例]

以上説明してきたように、本発明は良好なエッチング垂直面が容易に得られ、素子の分離も容易に行える特徴を有する。このため本発明では大量にウェーハーを処理することも可能となり、半導体レーザーの低価格化等にも有効である。

本発明は前記実施例に限定されるものではなく、例えば使用材料、加工条件等は適用する対象によって決定すればよく、また半導体レーザーの層構成や電流挾持方法等についても同様である。要するに本発明はその主旨と範囲を逸脱することなく種々の変形が可能である。

#### 4. 図面の簡単な説明

第1図、第2図は本発明に上る半導体レーザーの構成断面図、第3図は本発明実施例を示す工程断面図、第4図は結晶方位によるエッチング特性の例を示す上面及び断面図、第5図は従来例の構成断面図である。

1…オーミックコンタクト層(N又はP)、

(7)

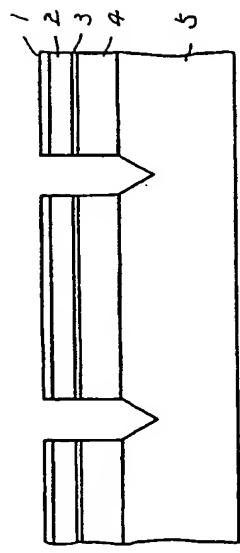
- 2…クラッド層(N又はP)、
- 3…活性層、
- 4…クラッド層(P又はN)、
- 5…第2の半導体基板(P又はN)、
- 6…第1の半導体基板、
- 7…エッチングマスク、
- 8…InP基板。

(8)

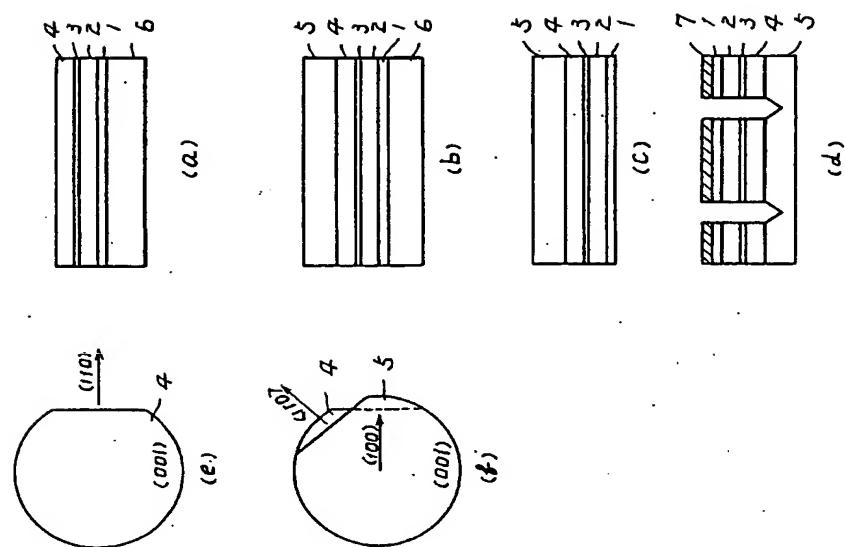
代理人弁理士 関 伸 勝 (ほか1名)

(9)

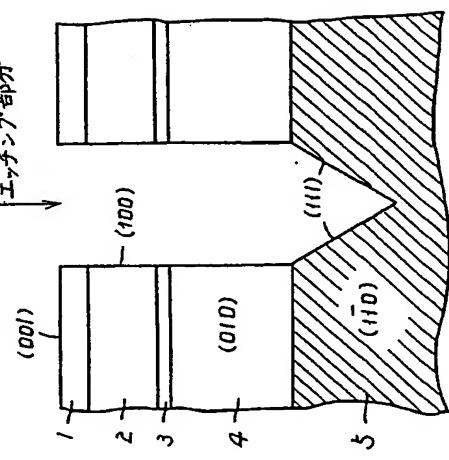
第1図



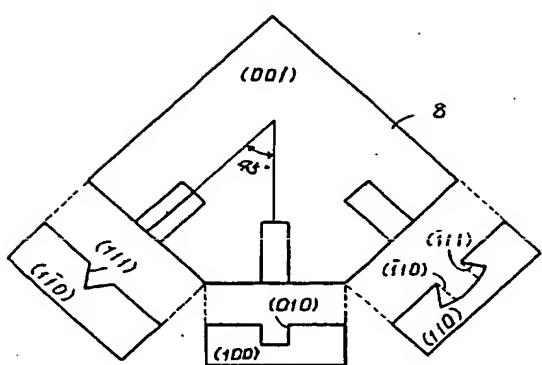
第3図



第2図



第 4 図



第 5 図

